



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **10115653 A**(43) Date of publication of application: **06 . 05 . 98**

(51) Int. Cl.

G01R 31/02(21) Application number: **08272155**(71) Applicant: **OKANO HIGHTECH KK**(22) Date of filing: **15 . 10 . 96**(72) Inventor: **YAMAOKA HIDEJI**

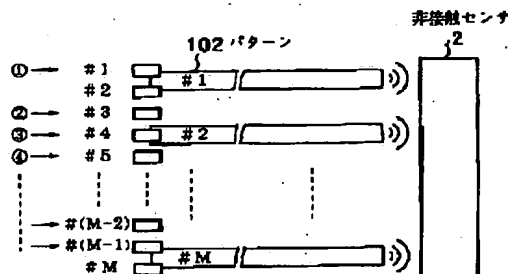
(54) **CONDUCTION INSPECTION DEVICE AND
INSPECTION METHOD THEREOF AND ITS
INSPECTION PROBE**

(57) Abstract:

PROBLEM TO BE SOLVED: To facilitate positioning and make superior in general use.

SOLUTION: A probe is contacted on the pattern 102 of a base, connection of a switching circuit is switched, voltage is impressed to a conductor #1, for example, and other conductor wherein the impressed voltage is detected is detected so that which conductor contacts which pattern is correlated. Based on the correlation information, alternating current voltage is impressed from #1 in turn for conduction inspection to detect the existence of voltage with a non-touch sensor 2. The intervals of conductors of the probe is set such that at least one conductor of the probe touches on one pattern 102 and that the conductor width of a plurality of detected conductors is narrower than the interval of two adjacent patterns in the plurality of conductor pattern.

COPYRIGHT: (C)1998,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-115653

(43) 公開日 平成10年(1998) 5月6日

(51) Int.Cl.⁶

G 0 1 R 31/02

識別記号

F I

G 0 1 R 31/02

審査請求 未請求 請求項の数12 O L (全 10 頁)

(21) 出願番号 特願平8-272155

(22) 出願日 平成8年(1996)10月15日

(71) 出願人 594157142

オカノハイテック株式会社

広島県深安郡神辺町字西中条1118番地の1

(72) 発明者 山岡 秀嗣

広島県福山市曙町2-11-3 オカノハイ
テック株式会社内

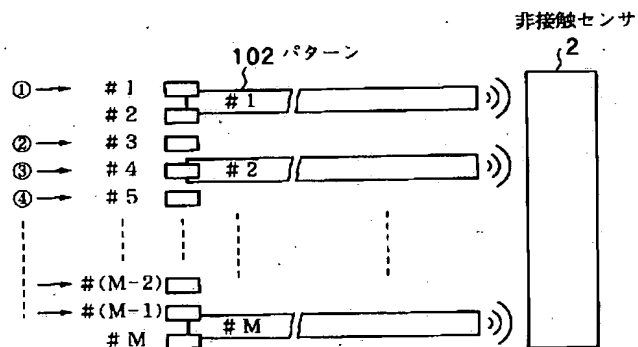
(74) 代理人 弁理士 大塚 康德 (外1名)

(54) 【発明の名称】 導通検査装置及びその検査方法及びその検査プローブ

(57) 【要約】

【課題】 位置決めが容易で、汎用性に優れた導通検査装置及びその検査方法及びその検査プローブの提供。

【解決手段】 プローブ1を基板10のパターン102に接触させ、スイッチ回路6の接続を切り換え、例えば導体#1に電圧を印加し、その印加した電圧が検出された他の導体を検出することにより、どの導体がどのパターンと接触しているかを関連付ける。導通検査は、関連付け情報に基づいて、①から順に交流電圧を印加し、非接触センサ2により電圧の有無を検出する。プローブ1の導体間隔は、1本のパターン102上にプローブ1の導体が少なくとも1本接触する間隔とし、且つ前記複数の検出導体それぞれの導体幅が、前記複数の導体パターンにおける隣り合う2本のパターンの間隔より狭い幅とする。



【特許請求の範囲】

【請求項1】 基板上に形成されている複数の導体パターンに検査プローブを接触させ、その複数の導体パターンの導通を検査する導通検査装置であって、前記複数の導体パターンの一方の端部に前記検査プローブを接触させた際、前記複数の導体パターンにおける各導体パターンに、少なくとも1つ接触する間隔で配置され、且つそれぞれの導体幅が、前記複数の導体パターンにおける隣り合う2本のパターンの間隔より狭い間隔で配置されたところの、前記検査プローブが有する複数の検出導体のうちのある検出導体に、第1の所定電圧を印加した結果、その電圧が検出された前記ある検出導体以外の検出導体と前記ある検出導体とを、前記複数の導体パターンのうちのある導体パターンとして関連付ける関連付け手段と、その関連付け手段により得られた関連付け情報に基づいて前記複数の導体パターンをそれぞれ選択し、導通を検査する検査手段と、を備えたことを特徴とする導通検査装置。

【請求項2】 前記複数の検出導体の最少導体本数は、前記検査プローブを前記基板に接触させた際、前記複数の導体パターンのそれぞれに、前記複数の検出導体の何れかが接触する本数とすることを特徴とする請求項1記載の導通検査装置。

【請求項3】 前記関連付け手段では、前記関連付け情報に複数の検出導体が関連付けられており、その複数の検出導体がそれぞれ有する導体番号情報が連番でない場合には、対象としている基板が短絡していると判断することを特徴とする請求項1または請求項2記載の導通検査装置。

【請求項4】 前記検査手段は、前記関連付け情報に基づいて前記複数の導体パターンからある導体パターンを選択し、その導体パターンの一方の端部に第2の所定電圧を印加した結果、その導体パターンのもう一方の端部で該第2の所定電圧に関する値を検出した回数と予め登録された前記複数の導体パターンの本数とを比較することにより導通を検査することを特徴とする請求項1乃至請求項3の何れかに記載の導通検査装置。

【請求項5】 前記第2の所定電圧は、交流電圧であって、その交流電圧を非接触センサにより検出することを特徴とする請求項4記載の導通検査装置。

【請求項6】 基板上に形成されている複数の導体パターンに検査プローブを接触させ、その複数の導体パターンの導通を検査する導通検査方法であって、前記複数の導体パターンの一方の端部に前記検査プローブを接触させる接触工程と、前記複数の導体パターンにおける各導体パターンに、少なくとも1つ接触する間隔で配置され、且つそれぞれの導体幅が、前記複数の導体パターンにおける隣り合う2本のパターンの間隔より狭い間隔で配置されたところ

の、前記検査プローブが有する複数の検出導体のうちのある検出導体に、第1の所定電圧を印加する電圧印加工程と、

前記第1の電圧が検出された前記ある検出導体以外の検出導体と前記ある検出導体とを、前記複数の導体パターンのうちのある導体パターンとして関連付ける関連付け工程と、

その関連付け工程により得られた関連付け情報に基づいて前記複数の導体パターンをそれぞれ選択し、導通を検査する検査工程と、を備えたことを特徴とする導通検査方法。

【請求項7】 前記関連付け工程では、前記関連付け情報に複数の検出導体が関連付けられており、その複数の検出導体がそれぞれ有する導体番号情報が連番でない場合には、対象としている基板が短絡していると判断することを特徴とする請求項6記載の導通検査方法。

【請求項8】 前記検査工程では、前記関連付け情報に基づいて前記複数の導体パターンからある導体パターンを選択し、

その導体パターンの一方の端部に第2の所定電圧を印加し、

その導体パターンのもう一方の端部で該第2の所定電圧に関する値を検出した回数と予め登録された前記複数の導体パターンの本数とを比較することにより導通を検査することを特徴とする請求項6または請求項7記載の導通検査方法。

【請求項9】 基板上に形成されている複数の導体パターンに接触させ、その複数の導体パターンの導通を検査する検査プローブであって、

前記検査プローブの有する複数の検出導体が、前記複数の導体パターンにおける各導体パターンに、少なくとも1つ接触する間隔で配置されており、且つ前記複数の検出導体それぞれの導体幅が、前記複数の導体パターンにおける隣り合う2本のパターンの間隔より狭いことを特徴とする検査プローブ。

【請求項10】 前記複数の検出導体の最少導体本数は、前記検査プローブを前記基板に接触させた際、前記複数の導体パターンのそれぞれに、前記複数の検出導体の何れかが接触する本数とすることを特徴とする請求項9記載の検査プローブ。

【請求項11】 前記複数の検出導体を、フレキシブル基板により作成したことを特徴とする請求項10記載の検査プローブ。

【請求項12】 前記フレキシブル基板における前記複数の導体パターンとの接触部分を、弾性材により支持したことを特徴とする請求項11記載の検査プローブ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、導通を検査する装置及びその検査方法に関し、特にプリント基板上のパタ

10

20

30

40

50

一の導通検査を行う導通検査装置及びその検査方法及びその検査プローブに関する。

【0002】

【従来の技術】プリント基板上にプリントされた導体パターンや、その導体パターンに半田付けされた部品を含めた導通検査の手法が、従来より提案されている。例えば、特開平6-213955号には、部品を半田付けされたプリント基板を、触針（プローブ）がマトリックス状に複数配置された基板の上に該プリント基板のパターン面が接するように載せ、更に該プリント基板の部品上に、非接触センサが配置されたプレート状の検査プローブを載せ、その検査プローブと各触針との間に形成される容量性結合を測定し、所定値と比較することにより、半田付け不良や断線等を検出する手法が開示されている。また、例えば、特開平4-244976号には、プリント基板の一方の端部にその基板の導体パターンと等間隔に配列された複数のピン状の検査プローブを接触させ、もう一方の端部の該導体パターンの末端部分に接続されたコネクタの上部に導通チェック治具を載せ、容量結合させることにより、非接触で各導体パターンの導通を検査する手法が開示されている。

【0003】

【発明が解決しようとする課題】しかしながら、上記従来例においては、前者の場合、触針（プローブ）が2次元方向に複数配置されているため、検査対象であるプリント基板に全ての触針が適切に接触しているかを適時確認する必要がある。また、触針の先端部分が細い形状をしているので、プリント基板の接触部分に傷を付けないように、且つ該触針自体を曲げないように取り扱う必要がある。また、後者の場合、前記の等間隔に配列された複数のピン状の検査プローブを、プリント基板の導体パターンの所定位置に接触させる必要があるため、検査すべきプリント基板が小型・高密度化するほど位置決めが困難となる。更に、上記の何れの場合も触針またはピン状の検査プローブが、検査対象であるプリント基板の導体パターンと等間隔で配置されているため、導体パターンの間隔が異なるプリント基板への応用が困難である。

【0004】そこで本発明は、位置決めが容易で、汎用性に優れた導通検査装置及びその検査方法及びその検査プローブの提供を目的とする。

【0005】

【課題を解決するための手段】上記の目的を達成するため、本発明の導通検査装置は以下の構成を特徴とする。

【0006】即ち、基板上に形成されている複数の導体パターンに検査プローブを接触させ、その複数の導体パターンの導通を検査する導通検査装置であって、前記複数の導体パターンの一方の端部に前記検査プローブを接触させた際、前記複数の導体パターンにおける各導体パターンに、少なくとも1つ接触する間隔で配置され、且つそれぞれの導体幅が、前記複数の導体パターンにお

る隣り合う2本のパターンの間隔より狭い間隔で配置されたところの、前記検査プローブが有する複数の検出導体のうちのある検出導体に、第1の所定電圧を印加した結果、その電圧が検出された前記ある検出導体以外の検出導体と前記ある検出導体とを、前記複数の導体パターンのうちのある導体パターンとして関連付ける関連付け手段と、その関連付け手段により得られた関連付け情報に基づいて前記複数の導体パターンをそれぞれ選択し、導通を検査する検査手段と、を備えたことを特徴とする。これにより、導通検査前の検査プローブの高精度な位置決めを廃止する。

【0007】また、好ましくは前記複数の検出導体の最少導体本数は、前記検査プローブを前記基板に接触させた際、前記複数の導体パターンのそれぞれに、前記複数の検出導体の何れかが接触する本数とする。複数の導体パターンを検査プローブにより一括して把握し、且つ、検査プローブに汎用性を持たせるためである。

【0008】また、例えば前記関連付け手段では、前記関連付け情報に複数の検出導体が関連付けられており、その複数の検出導体がそれぞれ有する導体番号情報が連番でない場合には、対象としている基板が短絡していると判断することを特徴とする。

【0009】また、例えば前記検査手段は、前記関連付け情報に基づいて前記複数の導体パターンからある導体パターンを選択し、その導体パターンの一方の端部に第2の所定電圧を印加した結果、その導体パターンのもう一方の端部で該第2の所定電圧に関する値を検出した回数と予め登録された前記複数の導体パターンの本数とを比較することにより導通を検査することを特徴とする。

【0010】更に、好ましくは前記第2の所定電圧は、交流電圧であって、その交流電圧を非接触センサにより検出することにより、電圧の検出端の高精度な位置決めをも廃止する。

【0011】また、上記の目的を達成するため、本発明の導通検査方法は以下の構成を特徴とする。

【0012】即ち、基板上に形成されている複数の導体パターンに検査プローブを接触させ、その複数の導体パターンの導通を検査する導通検査方法であって、前記複数の導体パターンの一方の端部に前記検査プローブを接触させる接触工程と、前記複数の導体パターンにおける各導体パターンに、少なくとも1つ接触する間隔で配置され、且つそれぞれの導体幅が、前記複数の導体パターンにおける隣り合う2本のパターンの間隔より狭い間隔で配置されたところの、前記検査プローブが有する複数の検出導体のうちのある検出導体に、第1の所定電圧を印加する電圧印加工程と、前記第1の電圧が検出された前記ある検出導体以外の検出導体と前記ある検出導体とを、前記複数の導体パターンのうちのある導体パターンとして関連付ける関連付け工程と、その関連付け工程により得られた関連付け情報に基づいて前記複数の導体パ

10

20

30

40

50

ターンをそれぞれ選択し、導通を検査する検査工程と、を備えたことを特徴とする。これにより、導通検査前の検査プローブ高精度な位置決めを廃止する。

【0013】また、上記の目的を達成するため、本発明の検査プローブ及び上記の構成を備える導通検査装置の検査プローブは以下の構成を特徴とする。

【0014】即ち、基板上に形成されている複数の導体パターンに接触させ、その複数の導体パターンの導通を検査する検査プローブであって、前記検査プローブの有する複数の検出導体が、前記複数の導体パターンにおける各導体パターンに、少なくとも1つ接触する間隔で配置されており、且つ前記複数の検出導体それぞれの導体幅が、前記複数の導体パターンにおける隣り合う2本のパターンの間隔より狭いことを特徴とする。

【0015】好ましくは、前記複数の検出導体の最少導体本数は、前記検査プローブを前記基板に接触させた際、前記複数の導体パターンのそれぞれに、前記複数の検出導体の何れかが接触する本数とする。複数の導体パターンを検査プローブにより一括して把握し、且つ、検査プローブに汎用性を持たせるためである。

【0016】

【発明の実施の形態】以下、本発明の一実施形態を図面を参照して説明する。はじめに、本発明に係る導通検査装置の全体の構成について図1及び図2を参照して説明する。

【0017】図1は、本発明の一実施形態としての導通検査装置のシステム構成図である。

【0018】図中、1は検査プローブ（詳細は後述する）であり、検査対象である基板10上の導体パターン102の一方の端部にあるコンタクト101Aに接触させる。3は制御装置であり、検査装置全体の動作を制御する（動作については後述する）。6はスイッチ回路であり、好ましくは複数の半導体素子により構成されたスイッチング素子を備える。5はDC電源であり、スイッチ回路6の駆動のために供給される。7はAC電源であり、制御装置3の指令に基づいてスイッチ回路6が選択した回路に供給される。8はドライバ・レシーバ回路であり、プローブ1とスイッチ回路6及び／または制御装置3との間の電圧のインタフェースを行う。2は非接触センサであり、導体パターン102のもう一方の端部にあるコンタクト101Bの近傍に配置される。この非接触センサ2は、ドライバ・レシーバ回路8とプローブ1とを介して、ある導体パターン102に供給されるAC電源7からの交流信号を検出する、所謂交流電圧の印加による非接触検査を行うための非接触センサである。9は波形処理装置であり、非接触センサ2で検出された交流信号に応じてアナログ信号を生成する。4はアナログ／デジタル（以下、A/D）コンバータであり、波形処理装置9からのアナログ出力電圧をデジタル信号に変換して制御装置3に入力する。尚、交流信号を非接触セン

サにより検出する手法は一般的なため、詳細な説明は省略する。

【0019】好ましくは、基板10の所定位置へのセット及びそのセットされた基板10へのプローブ1及び非接触センサ2の移動は、不図示の工業用ロボット及びステージ等により自動化されているものとする。

【0020】尚、以下の説明において、基板10のパターン102は図示の如く導体が平行に配置された形状のプリント基板やフレキシブル基板とする。

10 【0021】図2は、本発明の一実施形態としての制御装置のブロック構成図である。

【0022】図中、制御装置3は、例えばパーソナルコンピュータであり、21はプログラムに従って導通検査装置を制御するCPU、22は表示手段であるCRT、23は入力手段であるキーボード、24はブートプログラム等を記憶しているROM（リードオンリメモリ）、25は各種処理結果を一時記憶するRAM、26はCPU21で使用するプログラム等を記憶するハードディスクドライブ（HDD）等の記憶装置、27はA/Dコンバータ4からのデジタル信号が入力される入力インタフェース、そして28はスイッチ回路6及び7に動作制御信号を出力する出力インタフェースを備える。これらの各構成は、内部バス29を介して接続されている。

20 【0023】ここで、上記の構成を備える導通検査装置の動作の概要を述べれば、制御装置3は、まず、スイッチ回路6にAC電源7またはDC電源5を印加し、スイッチ回路6の接続を順次切り換えることによりプローブ1とコンタクト101Aの接触状態を判断（詳細は後述する）する。次に、制御装置3は、パターン102にAC電源7の電圧を順次印加するため、該判断結果に基づいてスイッチ回路6を切り換え、非接触センサから得られる交流信号を波形処理装置9を介してA/Dコンバータ4で変換し入手する。これによりパターン102の導通検査を行う。

【0024】次に、本実施形態の導通検査の手法について述べる。

【0025】図3は、本発明の一実施形態としてのプローブと基板の関係を説明する図である。

40 【0026】図中、基板10は、M本の導体パターン（#1～#M）を有する。一方、プローブ1はN本の導体（#1～#N）を有する。プローブ1の導体に要求される条件を述べれば、

1) プローブ1の導体間隔：プローブ1を基板10に接触させた際、1本のパターン102上にプローブ1の導体が少なくとも1本接触する間隔とする。

50 【0027】2) プローブ1の導体幅：隣り合う2本のパターン102の間隔より狭いとする。これは、プローブ1のある導体が、隣り合う2本のパターン102を跨ぐように（短絡するように）位置することにより、その隣り合う2本のパターン102を制御装置3が1本のパ

ターン102と判断することを防ぐためである。

【0028】3)プローブ1の最少導体本数:プローブ1を基板10に1回接触させれば、基板10のM本の導体パターンのそれぞれに、プローブ1のN本の導体の何れかが接触する本数とする。これは、1枚の基板10の導通検査の途中に、プローブ1を基板10の短手方向に移動させることを無くするためである。

【0029】この関係を有するプローブ1により、まず、プローブ1の各導体と、基板10の各パターン102の接触状態を判定する。即ち、制御装置3により、どのプローブ1の導体と、どのパターン102が接触しているかを割り付ける(関連付ける)。この割り付け処理から導通検査処理までの流れを図4及び図8を参照して説明する。

【0030】図4は、本発明の一実施形態としての基板上のパターンのショートを示す図である。

【0031】図8は、本発明の一実施形態としての割り付け処理/導通検査処理を示すフローチャートである。

【0032】図中、ステップS1からステップS6は、プローブ1の導体と、パターン102との割り付けルーチン(このとき、非接触センサ2は動作させない)である。制御装置3は、キーボード23からの検査開始指令により、カウンタを初期化し(ステップS1)、スイッチ回路6を動作させて導体Iを選択し、AC電源7またはDC電源5の電圧を印加(ステップS2)する。そして、制御装置3は、ステップS2で印加した電圧が検出できる導体I以外のプローブ1の導体をスイッチ回路6を動作させて検索し、その電圧を検出した全ての導体を、ある1本のパターン102として割り付ける(ステップS3)。例えば、Iが1の場合、図4ではプローブ1の導体#1に電圧が印加される。この時、スイッチ回路6が導体#2から導体#Nを順次選択すると、プローブ1が基板10に接触しているので、導体#1の印加電圧がパターン102の#1を介して導体#2に印加されると共に、パターン102の#1と#2とがショートしているため、導体#4にも印加される。この電圧を制御装置3が検出することにより、ある1本のパターンとしてプローブ1の導体#1、#2、そして#4が関連付けられることになる。そして、制御装置3は、ステップS3でプローブ1の複数の導体が関連付けられたが、その導体の導体番号が連番であるかを判断する(ステップS4)。連番でない場合は、基板10に図4に示すようなパターンのショート箇所があると判断し、現在対象としている基板10の導通検査を終了する。一方、連番の場合は、プローブ1のN本の導体についての割り付け処理が終了したかを判断する(ステップS5)。この処理をプローブ1の導体#1から導体#Nまで順次行えば、基板10のM本のパターンとプローブ1のN本の導体が関連付けされる。そして、ステップS5でプローブ1のN本の導体が関連付けされた場合は、導通検査処理(詳細

は図9に示す)に進む。

【0033】尚、プローブ1の導体の間隔に応じて、印加された電圧が検出される導体が多くなることは言うまでもない。また、印加電圧を検出された導体は、それ以降の割り付け処理から除外することにより、処理の高速化を図ってもよい。

【0034】次に、関連付け情報に基づいて行う導通検査処理を、図5～図7、図9を参照して説明する。尚、基板10のパターン数Mは、予め制御装置3に登録しておくものとする。また、本実施形態において基板10上の各パターン102は、100ミクロンオーダーの間隔に位置しているため、個々パターン102からの信号を検出する分解能を非接触センサ2により得ることは困難なため、信号検出面は1枚のプレート状となっている。そのため、予め登録したパターン数Mと、非接触センサから信号を検出した回数とを比較することにより良品/不良品判断を行う。

【0035】図5は、本発明の一実施形態としての関連付け情報に基づいて行う導通検査処理の様子を説明する図である。

【0036】図6は、本発明の一実施形態としての関連付け情報に基づいて行う導通検査処理の様子を説明する図である(パターンに断線がある場合)。図7は、本発明の一実施形態としての関連付け情報に基づいて行う導通検査処理の様子を説明する図である(隣り合う2本のパターンがショートしている場合)。

【0037】図9は、本発明の一実施形態としての導通検査処理の詳細を示すフローチャートである。

【0038】図中、ステップS11からステップS16までは、各パターン102の導通検査ルーチンであり、ステップS17からステップS19までが良品/不良品判断ループである。

【0039】制御装置3は、カウンタを初期化し(ステップS1)、スイッチ回路6を動作させることにより導体#Iに交流電圧を印加する(ステップS12)。このとき、前述のステップS3の結果として1つの関連付け情報に複数の導体が関連付けられている場合は、何れか1つの導体に電圧を印加する。そして、印加した交流電圧の信号を非接触センサ2により検出できるかを判断する(ステップS13)。図5は、関連付け情報に基づいて、プローブ1の導体に①から順番に電圧を印加していく様子と、その印加電圧信号を非接触センサ2により検出している様子とを示している。ここで、パターン102に接触していないプローブ1の導体(#3、#5等)にも電圧を印加しているのは、制御装置3にとって図8で得られた関連付け情報だけではパターン102上に1つだけプローブ1の導体が接触しているのか、或は導体#3、#5等のようにパターン102と接触していないのか判断できないためである。ステップS13で検出できた場合は、カウンタJを1加算する(ステップS1

4)。一方、検出できない場合は、プローブ1の導体#Nまで導通検査を行ったかを判断する(ステップS15)。この処理をプローブ1の導体#1から導体#Nまで順次行う。そして、予め登録したパターン102の本数Mと、非接触センサから信号を検出したカウンタJの数値とを比較(ステップS17)し、等しい場合は良品と判定し(ステップS18)、等しくない場合は不良品と判断する(ステップS19)。ここで、 $J \neq M$ となる場合を述べれば、例えば、図6に示すようにパターン102の#Mが断線している場合や、図7に示すように隣り合う2本のパターン102がショートしている場合が挙げられる。これらの場合は $J = M - 1$ となり不良品と判断される。

【0040】次に、プローブ1の構造について図10及び図11を参照して説明する。

【0041】図10は、本発明の一実施形態としての検査プローブの斜視図である。

【0042】図11は、本発明の一実施形態としての検査プローブの構造説明図である。

【0043】図10及び図11において、プローブ1の検査対象との接点を形成するフレキシブル基板51は、図11に示すようにゴム55を貼り付けられたプローブボディ54に取り巻くようにしてプローブボディカバー56により固定されている(一部接着している)。フレキシブル基板51の一端は、コネクタ52及び平型のリード線53を介してドライバレシーバ回路8に接続される。フレキシブル基板51のN本の導体は、接点Pの部分が基板10の各パターン102と接触する。このとき、弾性材としてのゴム55の性質と、フレキシブル基板51の接点Pの部分の形状により、基板10及びパターン102を傷つけることなく、且つ各パターン102に適当な圧力で接触させることができる。尚、リード線53の役割をフレキシブル基板自身に持たせコネクタ52を省略したプローブ1Aを図12に示す。

【0044】図12は、本発明の一実施形態の変形例としての検査プローブの斜視図であり、フレキシブル基板51A自体をドライバ・レシーバ回路に接続すること以外は図10及び図11のプローブ1と同様のため説明を省略する。

【0045】<本実施形態の効果>

(1) プローブ1が、プローブ1の導体に要求される条件1)~3)を満足することにより、プローブ1をある基板専用の治具ではなく、汎用性のある治具とすることができた。

(2) 検査対象である基板10それぞれに対して割り付け処理(図8)を行うことにより、プローブ1を基板10の短手方向に高精度に位置決めすることを不用とした。これにより、小型・高密度化された基板の導通検査であってもリードタイムを削減することができる。

(3) 割り付け処理(図8)により1つの関連付け情報

に複数の導体が関連付けられている場合には、何れか1つの導体に電圧を印加する導通検査処理(図9)により得られたカウンタJの値と、予め登録されたパターン102の本数Mとを比較することにより、パターンが断線している基板(図6)及び/または隣り合う2本のパターン102がショートしている基板(図7)を検出することができた。

(4) 割り付け処理(図8)において、関連付けられたプローブ1の複数の導体番号が連番でない場合、短絡していると判断し、それ以降の導通検査処理を中止したことにより、リードタイムを削減することができる。

(5) 検出部がプレート状の非接触センサ2を使用することにより、基板10の短手方向に高精度に位置決めすることを不用とした。これにより、小型・高密度化された基板の導通検査であってもリードタイムを削減することができる。

【0046】尚、前記の1)~3)の条件を満足するプローブを用いてこの割り付け処理を行えば、パターン102が等間隔で並んでいない基板の導通検査も行える。

【0047】また、本導通検査装置は、AC電源7、非接触センサ2、そして波形処理装置9による検出方法に限られるものではなく、パターン102と等間隔で配置されたピンプローブや、コネクタを使用してもよいことは言うまでもない。

【0048】

【発明の効果】以上説明したように、本発明によれば、位置決めが容易で、汎用性に優れた導通検査装置及びその検査方法及びその検査プローブの提供が実現する。

【0049】

【図面の簡単な説明】

【図1】本発明の一実施形態としての導通検査装置のシステム構成図である。

【図2】本発明の一実施形態としての制御装置のブロック構成図である。

【図3】本発明の一実施形態としてのプローブと基板の関係を説明する図である。

【図4】本発明の一実施形態としての基板上のパターンのショートを示す図である。

【図5】本発明の一実施形態としての関連付け情報に基づいて行う導通検査処理の様子を説明する図である。

【図6】本発明の一実施形態としての関連付け情報に基づいて行う導通検査処理の様子を説明する図である(パターンに断線がある場合)。

【図7】本発明の一実施形態としての関連付け情報に基づいて行う導通検査処理の様子を説明する図である(隣り合う2本のパターンがショートしている場合)。

【図8】本発明の一実施形態としての割り付け処理/導通検査処理を示すフローチャートである。

【図9】本発明の一実施形態としての導通検査処理の詳細を示すフローチャートである。

【図10】本発明の一実施形態としての検査プローブの斜視図である。

【図11】本発明の一実施形態としての検査プローブの構造説明図である。

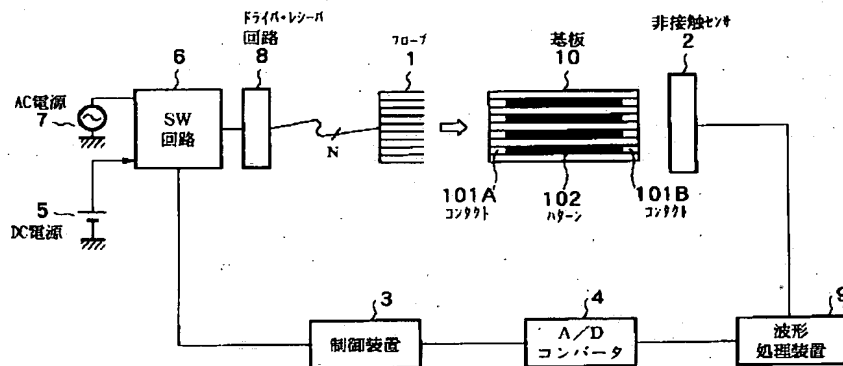
【図12】本発明の一実施形態の変形例としての検査プローブの斜視図である。

【符号の説明】

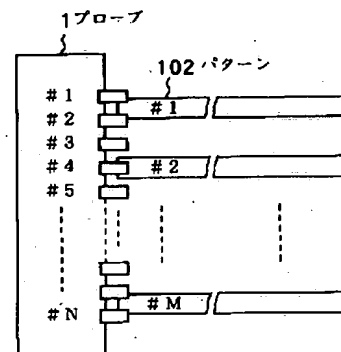
- 1 検査プローブ
- 2 非接触センサ
- 3 制御装置
- 4 A/Dコンバータ
- 5 DC電源
- 6 スイッチ回路
- 7 AC電源
- 8 ドライバ・レシーバ回路
- 9 波形処理装置
- 10 基板
- 21 CPU

- * 22 CRT
- 23 キーボード
- 24 ROM
- 25 RAM
- 26 記憶装置
- 27 入力インタフェース
- 28 出力インタフェース
- 29 内部バス
- 51, 51A フレキシブル基板
- 52 コネクタ
- 53 リード線
- 54 プローブボディ
- 55 ゴム
- 56, 56A プローブボディカバー
- 101A, 101B コンタクト
- 102 導体パターン
- #1～#N プローブ1の導体番号
- * #1～#M 基板10の導体パターン番号

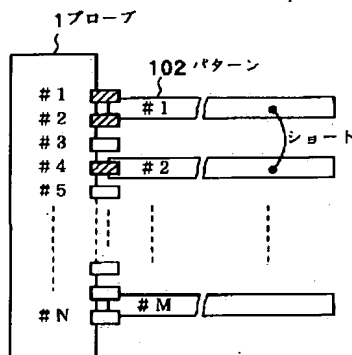
【図1】



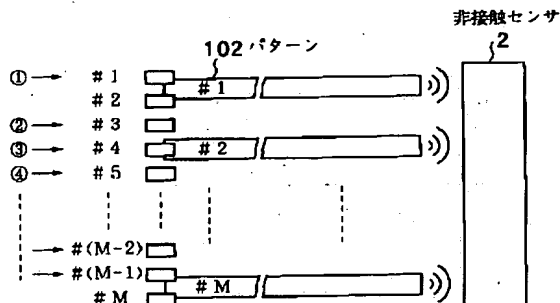
【図3】



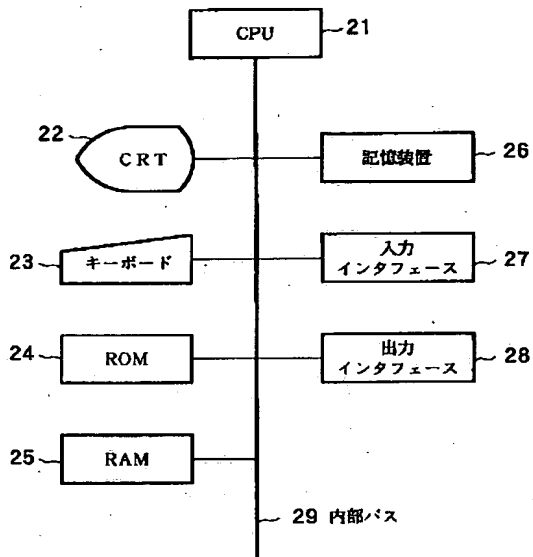
【図4】



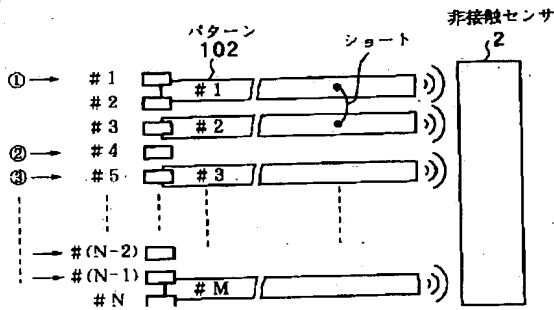
【図5】



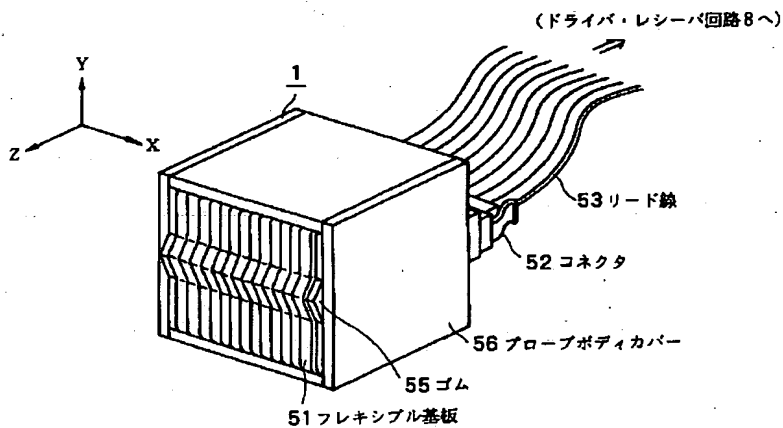
【図2】



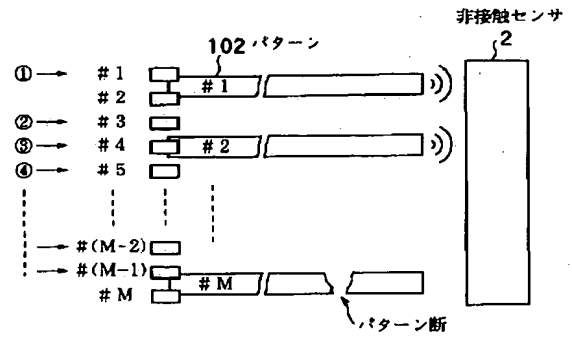
【図7】



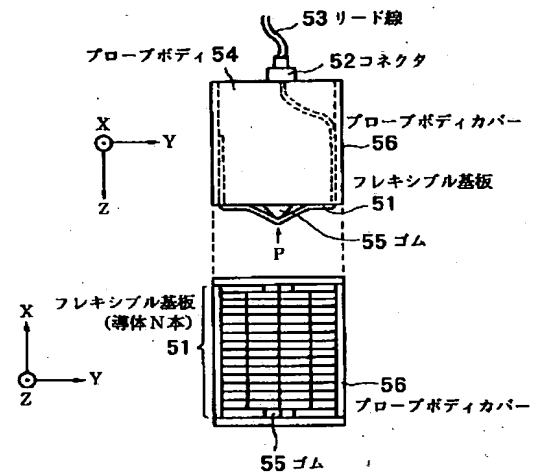
【図10】



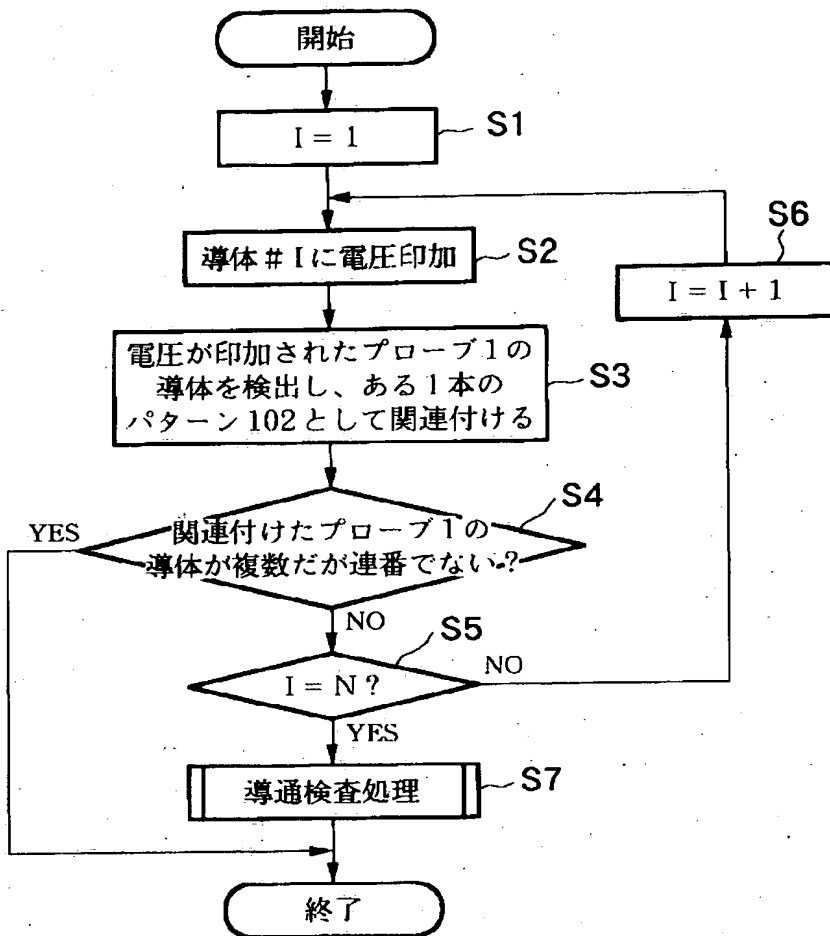
【図6】



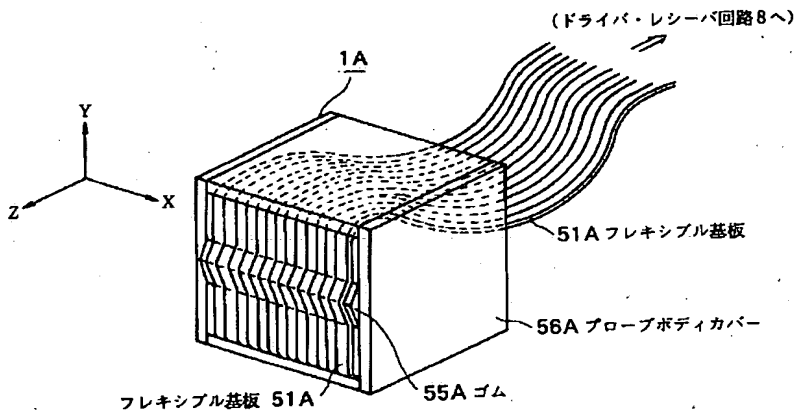
【図1.1】



【图8】



【图 12】



【図9】

